



PTO/SB/21 (08-00)

Approved for use through 10/31/2002. OMB 0651-0031

U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

# TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

Applicati n Number	10/605,502
Filing Date	10/03/2003
First Named Inventor	Yi-Tsung Cheng
Group Art Unit	
Examiner Name	
Attorney Docket Number	HTCP0013USA

Total Number of Pages in This Submission **3**

## ENCLOSURES (check all that apply)

- |  |   |  |
|--|---|--|
| <input checked="" type="checkbox"/> Fee Transmittal Form<br><input type="checkbox"/> Fee Attached<br><input type="checkbox"/> Amendment / Reply<br><input type="checkbox"/> After Final<br><input type="checkbox"/> Affidavits/declaration(s)<br><input type="checkbox"/> Extension of Time Request<br><input type="checkbox"/> Express Abandonment Request<br><input type="checkbox"/> Information Disclosure Statement<br><input checked="" type="checkbox"/> Certified Copy of Priority Document(s)<br><input type="checkbox"/> Response to Missing Parts/ Incomplete Application<br><input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53 | <input type="checkbox"/> Assignment Papers (for an Application)<br><input type="checkbox"/> Drawing(s)<br><input type="checkbox"/> Licensing-related Papers<br><input type="checkbox"/> Petition<br><input type="checkbox"/> Petition to Convert to a Provisional Application<br><input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address<br><input type="checkbox"/> Terminal Disclaimer<br><input type="checkbox"/> Request for Refund<br><input type="checkbox"/> CD, Number of CD(s) _____ | <input type="checkbox"/> After Allowance Communication to Group<br><input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences<br><input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief)<br><input type="checkbox"/> Proprietary Information<br><input type="checkbox"/> Status Letter<br><input type="checkbox"/> Other Enclosure(s) (please identify below): |
|--|---|--|

Remarks

## SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm  
or  
Individual name

Winston Hsu, Reg. No.: 41,526

Signature

Date

10/8/2003

## CERTIFICATE OF MAILING

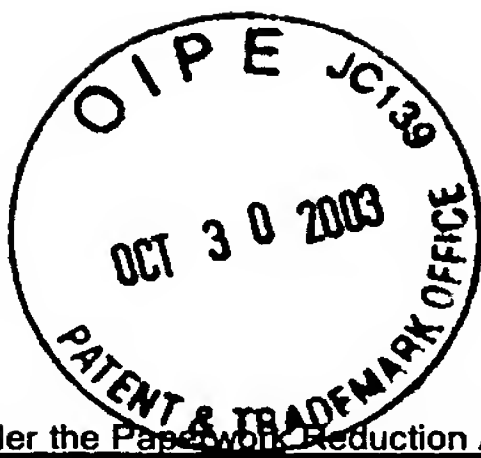
I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Washington, DC 20231 on this date: 

Typed or printed name

Signature

Date

Burden Hour Statement: This form is estimated to take 0.2 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (01-03)  
Approved for use through 04/30/2003. OMB 0651-0032  
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

# FEE TRANSMITTAL for FY 2003

Effective 01/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$ ) 0.00

## Completion if Known

Application Number	10/605,502
Filing Date	10/03/2003
First Named Inventor	Yi-Tsung Cheng
Examiner Name	
Art Unit	
Attorney Docket No.	HTCP0013USA

## METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit Account Number: 50-0801  
Deposit Account Name: North America International Patent Office

The Commissioner is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments  
☒ Charge any additional fee(s) during the pendency of this application  
☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

## FEE CALCULATION

### 1. BASIC FILING FEE

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1001	750	2001	375	Utility filing fee	
1002	330	2002	165	Design filing fee	
1003	520	2003	260	Plant filing fee	
1004	750	2004	375	Reissue filing fee	
1005	160	2005	80	Provisional filing fee	
SUBTOTAL (1)					(\$ ) 0.00

### 2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims:  - 20\*\* =  X  =   
Independent Claims:  - 3\*\* =  X  =   
Multiple Dependent:  =

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1202	18	2202	9	Claims in excess of 20	
1201	84	2201	42	Independent claims in excess of 3	
1203	280	2203	140	Multiple dependent claim, if not paid	
1204	84	2204	42	** Reissue independent claims over original patent	
1205	18	2205	9	** Reissue claims in excess of 20 and over original patent	
SUBTOTAL (2)					(\$ ) 0.00

\*\*or number previously paid, if greater; For Reissues, see above

## FEE CALCULATION (continued)

### 3. ADDITIONAL FEES

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet	
1053	130	1053	130	Non-English specification	
1812	2,520	1812	2,520	For filing a request for <i>ex parte</i> reexamination	
1804	920*	1804	920*	Requesting publication of SIR prior to Examiner action	
1805	1,840*	1805	1,840*	Requesting publication of SIR after Examiner action	
1251	110	2251	55	Extension for reply within first month	
1252	410	2252	205	Extension for reply within second month	
1253	930	2253	465	Extension for reply within third month	
1254	1,450	2254	725	Extension for reply within fourth month	
1255	1,970	2255	985	Extension for reply within fifth month	
1401	320	2401	160	Notice of Appeal	
1402	320	2402	160	Filing a brief in support of an appeal	
1403	280	2403	140	Request for oral hearing	
1451	1,510	1451	1,510	Petition to institute a public use proceeding	
1452	110	2452	55	Petition to revive - unavoidable	
1453	1,300	2453	650	Petition to revive - unintentional	
1501	1,300	2501	650	Utility issue fee (or reissue)	
1502	470	2502	235	Design issue fee	
1503	630	2503	315	Plant issue fee	
1460	130	1460	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
8021	40	8021	40	Recording each patent assignment per property (times number of properties)	
1809	750	2809	375	Filing a submission after final rejection (37 CFR 1.129(a))	
1810	750	2810	375	For each additional invention to be examined (37 CFR 1.129(b))	
1801	750	2801	375	Request for Continued Examination (RCE)	
1802	900	1802	900	Request for expedited examination of a design application	

Other fee (specify) \_\_\_\_\_

\*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$ ) 0.00

## SUBMITTED BY

(Complete if applicable)

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature		Date	10/28/2003		

**WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.**

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, Washington, DC 20231.

If you need assistance in completing the form, call 1-800-PTO-9199 (1-800-786-9199) and select option 2.



PTO/SB/02B (11-00)

Approved for use through 10/31/2002. OMB 0651-0032

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

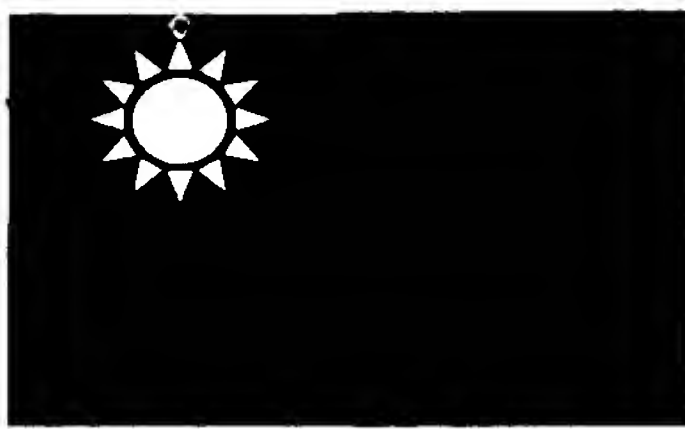
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

**DECLARATION — Supplemental Priority Data Sheet**

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092120954	Taiwan R.O.C	07/31/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 07 月 31 日  
Application Date

申請案號：092120954  
Application No.

申請人：宏達國際電子股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 9 月 25 日  
Issue Date

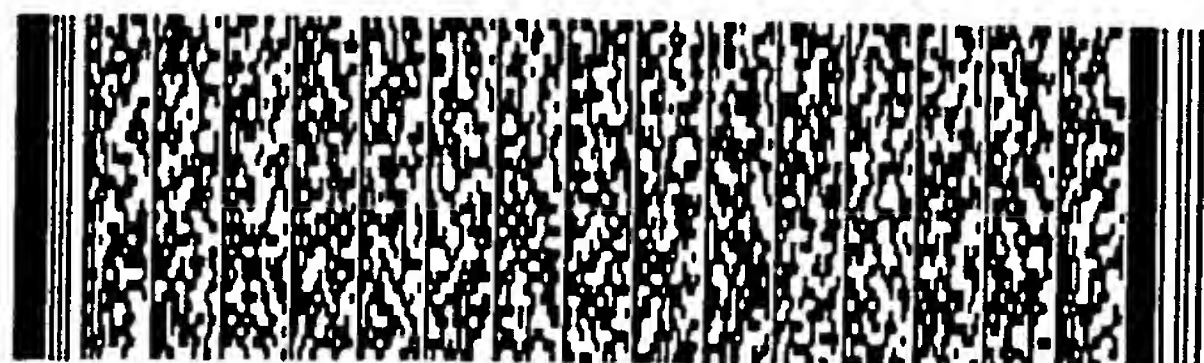
發文字號：09220963550  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一、 發明名稱	中 文	鍵盤
	英 文	KEYBOARD
二、 發明人 (共1人)	姓 名 (中文)	1. 鄭憶宗
	姓 名 (英文)	1. Cheng, Yi-Tsung
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北縣新店市寶強路六之三號一樓
	住居所 (英 文)	1. 1F, No. 6-3, Bau-Chiang Rd., Hsin-Tien City, Taipei Hsien, Taiwan, R. O. C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 宏達國際電子股份有限公司
	名稱或 姓 名 (英文)	1. High Tech Computer, Corp.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 桃園市興華路二十三號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 23, Hsing-Hua Rd., Tao-Yuan City, Taiwan, R. O. C.
	代表人 (中文)	1. 王雪紅
	代表人 (英文)	1. Wang, Cher-Hong





四、中文發明摘要 (發明名稱：鍵盤)

本發明係提供一種鍵盤，其包含一按鍵模組、一偵測電路、一並列/串列轉換暫存器、及一處理器。該按鍵模組包含至少一按鍵單元，該按鍵單元之輸出端可切換電連接至一第一電壓或一第二電壓，該偵測電路係電連接於該按鍵單元之輸出端，用來依據該按鍵單元之輸出端上的電壓由該第一電壓轉變成該第二電壓或由該第二電壓轉變成該第一電壓時產生一控制訊號，該並列/串列轉換暫存器係電連接於該按鍵單元之輸出端，而該處理器係電連接於該並列/串列轉換暫存器及該偵測電路，用來依據該控制訊號控制該並列/串列轉換暫存器之運作。

五、(一)、本案代表圖為：第 二 圖

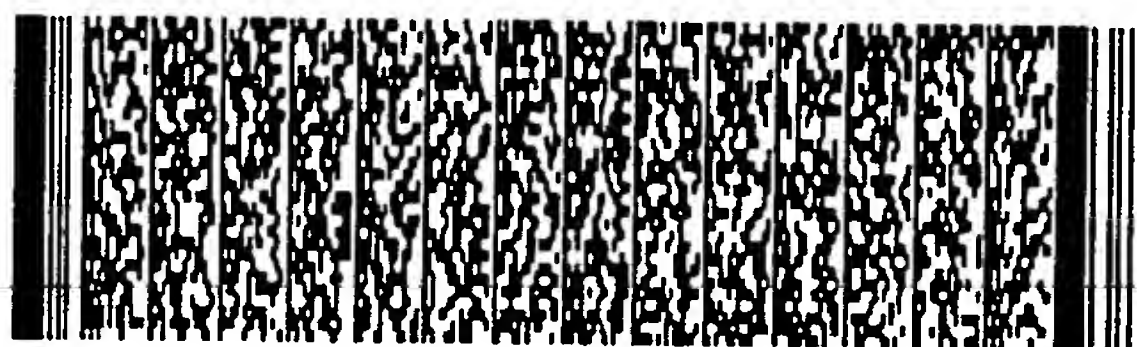
(二)、本案代表圖之元件代表符號簡單說明：

50 鍵盤

52 按鍵模組

六、英文發明摘要 (發明名稱：KEYBOARD)

A keyboard includes a key module having at least a key cell having an output end selectively electrically connected either to a first voltage or to a second voltage, a detection circuit electrically connected to the output end of the key cell of the key module for generating a control signal when a voltage at the output end is switching either from the first voltage to the

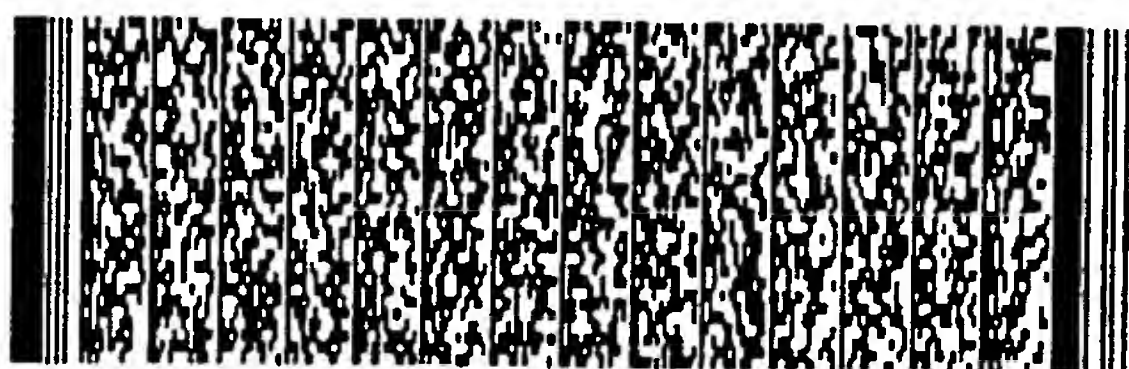


四、中文發明摘要 (發明名稱：鍵盤)

58 處理器	54 偵測電路
56 串列/並列轉換暫存器	60、61 按鍵單元
64、65 電容	66 放大器
68 正比較器	70 負比較器
72 或閘	

六、英文發明摘要 (發明名稱：KEYBOARD)

second voltage or from the second voltage to the first voltage, a parallel/serial register electrically connected to the output end of the key cell of the key module, and a processor electrically connected to the parallel/serial register and the detection circuit for controlling the parallel/serial register by determining the control signal.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

無

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。





## 五、發明說明 (1)

### 發明所屬之技術領域

本發明係提供一種鍵盤，尤指一種會於其內之按鍵單元被按下及鬆開以產生一輸入資料之瞬間才使一處理器讀取該輸入資料之鍵盤。

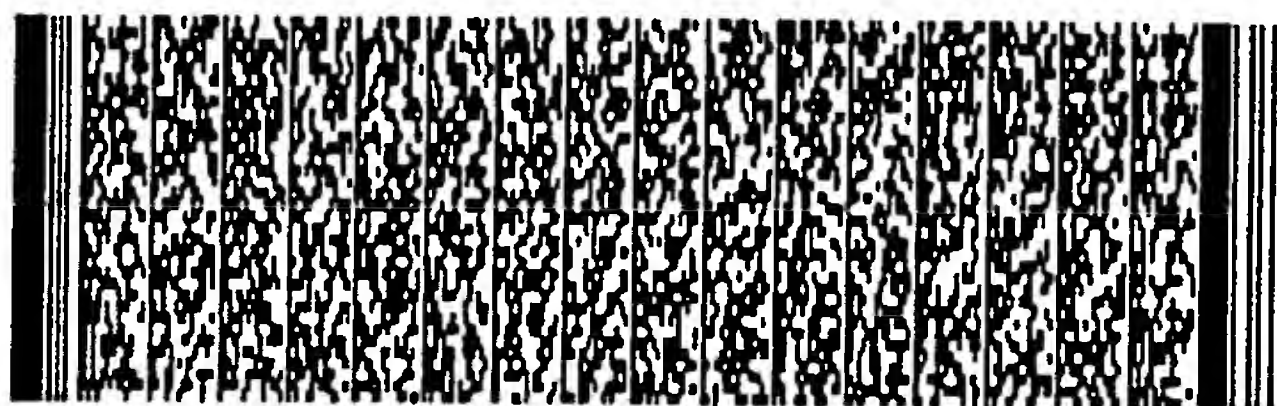
### 先前技術

請參閱圖一，圖一為習知一鍵盤 10 之功能方塊圖。鍵盤 10 包含一矩陣型按鍵模組 12 及一電連接於矩陣型按鍵模組 12 之處理器 14，矩陣型按鍵模組 12 包含複數個矩陣排列之按鍵單元，處理器 14 係以探詢 (polling) 之方式讀取矩陣型按鍵模組 12 中按鍵單元之輸出端  $B_0$  至  $B_7$  之輸入訊號。

習知技術之缺點在於，每當矩陣型按鍵模組 12 中任一按鍵單元被按下時，處理器 14 就必需不斷地探詢矩陣型按鍵模組 12 中按鍵單元之輸出端  $B_0$  至  $B_7$  之輸入資料，直到矩陣型按鍵模組 12 中所有的按鍵單元皆被鬆開為止，如此將會降低處理器 14 之運作效能。

### 發明內容

因此本發明之主要目的在於提供一種鍵盤，其內之處理



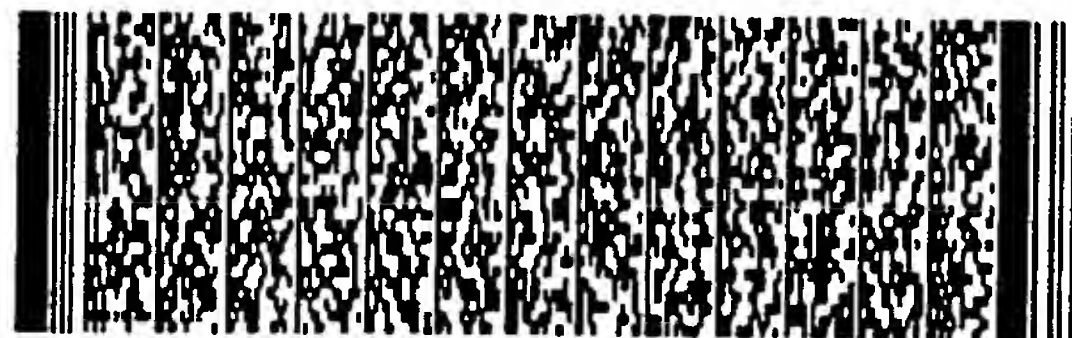
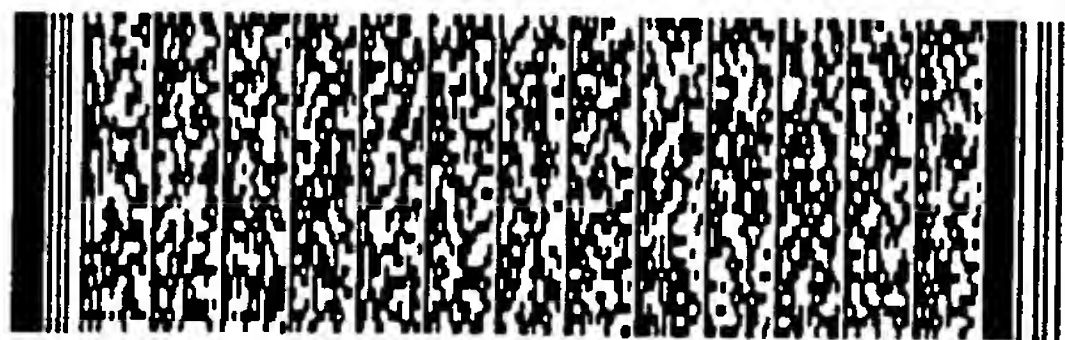
## 五、發明說明 (2)

器僅於該鍵盤之按鍵模組中任一按鍵單元被按下或鬆開之瞬間讀取該按鍵模組中按鍵單元之輸出端上之輸入訊號。

根據本發明之申請專利範圍，本發明係揭露一種鍵盤，該鍵盤包含：一按鍵模組、一偵測電路、一並列/串列轉換暫存器、及一處理器。該按鍵模組包含至少一按鍵單元，該按鍵單元之輸出端可切換電連接至一第一電壓或一第二電壓，該偵測電路係電連接於該按鍵單元之輸出端，用來依據該按鍵單元之輸出端上的電壓由該第一電壓轉變成為該第二電壓或由該第二電壓轉變成為該第一電壓時產生一控制訊號，該並列/串列轉換暫存器

(parallel/serial register)係電連接於該按鍵單元之輸出端，而該處理器係電連接於該並列/串列轉換暫存器及該偵測電路，用來依據該控制訊號控制該並列/串列轉換暫存器之運作，該處理器先控制該並列/串列轉換暫存器以並列輸入之方式讀取該按鍵單元之輸出端上之輸入訊號後，再以串列輸入之方式讀取並列輸入於該並列/串列轉換暫存器內之輸入資料。

由於本發明之鍵盤中之處理器僅於該按鍵模組中任一按鍵單元被按下或鬆開之瞬間才讀取該按鍵模組中該按鍵單元之輸出端上之輸入訊號，因此可節省該處理器讀取輸入於該按鍵模組之輸入訊號之時間，並進而增加該處



### 五、發明說明 (3)

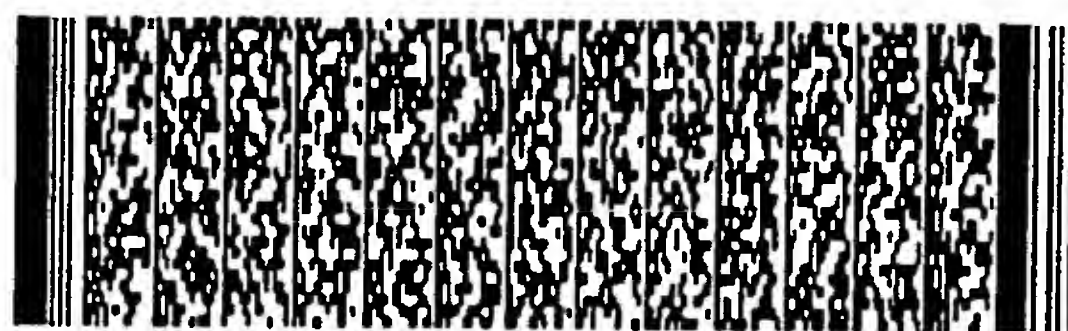
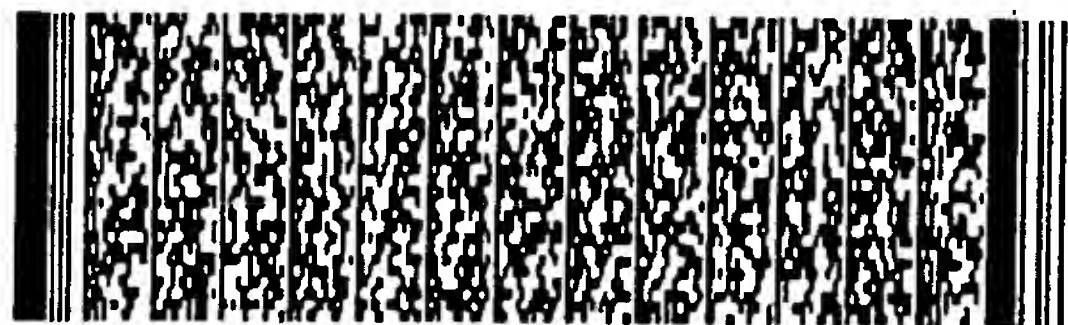
理器之運作效能。

#### 實施方式

本發明之鍵盤係依據一偵測電路於偵測到一按鍵模組中之按鍵單元於被按下或鬆開之瞬間於一電容上所形成之電壓時所產生之控制訊號，控制一處理器經由一並列/串列暫存器 (parallel/serial register) 輸入該按鍵模組中該按鍵單元之輸出端上之輸入訊號。

參閱圖二，圖二為本發明之較佳實施例中一鍵盤 50 之功能方塊圖。鍵盤 50 包含一內含至少一按鍵單元 (如圖二中所顯示之按鍵單元 60、61) 之按鍵模組 52、一電連接於按鍵模組 52 中按鍵單元 60、61 之輸出端  $OUT_{60}$ 、 $OUT_{61}$  之偵測電路 54、一電連接於按鍵單元 60、61 之輸出端  $OUT_{60}$ 、 $OUT_{61}$  之並列/串列轉換暫存器 56、及一電連接於並列/串列轉換暫存器 56 及偵測電路 54 且用來依據偵測電路 54 所傳來之控制訊號 CS 控制並列/串列轉換暫存器 56 讀取按鍵單元 60、61 之輸出端  $OUT_{60}$ 、 $OUT_{61}$  之輸入訊號之處理器 58。

按鍵模組 52 中之按鍵單元 60、61 各包含一開關  $SW_{60}$ 、 $SW_{61}$ ，按鍵單元 60 之輸出端  $OUT_{60}$  (按鍵單元 61 之輸出端  $OUT_{61}$ ) 係依據開關  $SW_{60}$  (開關  $SW_{61}$ ) 之開啟 (open) 及關閉



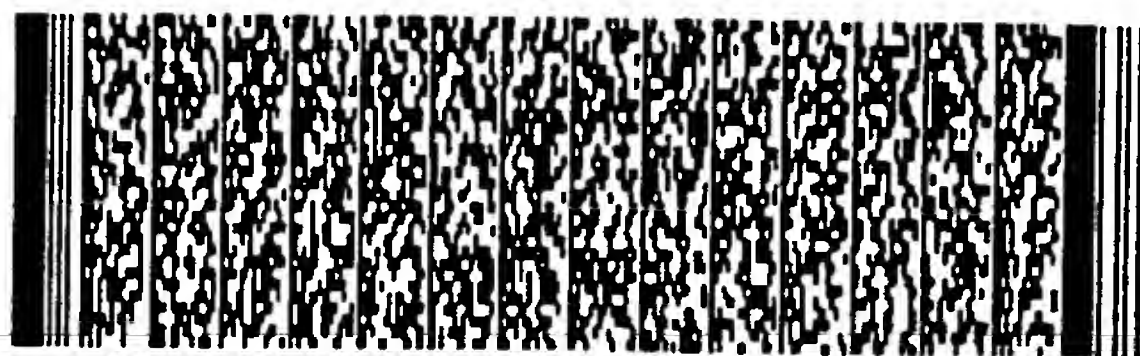


#### 五、發明說明 (4)

(close)而分別電連接於一第一電壓  $V_c$  及一第二電壓 GND，亦即當按鍵單元 60 被下壓 (pressed) 時，開關  $SW_{60}$  係呈關閉狀態，而輸出端  $OUT_{60}$  係電連接於第二電壓 GND 而輸出一邏輯低電壓 (logic low)  $V_L$ ；反之，當按鍵單元 60 被鬆開 (released) 時，開關  $SW_{60}$  係呈開啟狀態，而輸出端  $OUT_{60}$  係電連接於第一電壓  $V_c$  而改輸出一邏輯高電壓 (logic high)  $V_H$ ，輸出端  $OUT_{60}$ 、 $OUT_{61}$  上之邏輯高訊號或邏輯低訊號即為該輸入訊號。

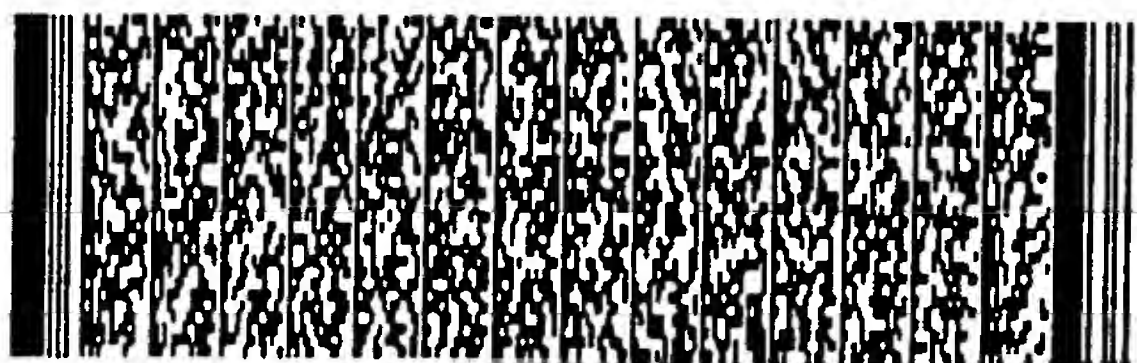
偵測電路 54 包含至少一對應於按鍵模組 52 中按鍵單元之電容 (如圖二中所顯示之分別對應於按鍵模組 52 中按鍵單元 60、61 之電容 64、65)、一電連接於電容 64、65 用來放大電容 64、65 上之電壓之放大器 66、二電連接於放大器 66 且用來於放大器 66 之輸出端  $OUT_{amp}$  上所輸出之電壓介於一預定範圍時分別輸出該控制訊號之比較器 68、70、以及一電連接於比較器 68、70 之輸出端之或閘 (OR gate) 72。

在按鍵模組 52 中之按鍵單元 60 (按鍵單元 61 亦同) 被按下及被鬆開之瞬間，亦即於按鍵單元 60 之開關  $SW_{60}$  由開啟狀態切換至關閉狀態及由關閉狀態切換至開啟狀態，而輸出端  $OUT_{60}$  由電連接於第一電壓  $V_c$  切換至電連接於第二電壓 GND 及由電連接於第二電壓 GND 切換至電連接於第一電壓  $V_c$  時，偵測電路 54 會偵測到電容 64 (電容 65) 上所形成



#### 五、發明說明 (5)

之一約為  $100-150\text{mV}$  之暫態電壓  $V_{ts}$ 。請參閱圖三，圖三為本發明之較佳實施例中鍵盤 50 中按鍵模組 52 之按鍵單元 60、61 被按下及鬆開之瞬間，偵測電路 54 所偵測到之電容 64、65 上的暫態電壓  $V_{ts}$  及控制訊號 CS 之波形圖。在圖三中，當按鍵單元 60 (按鍵單元 61 亦同) 於時間  $t_1$  (時間  $t_2$ ) 被按下之瞬間，按鍵單元 60 之開關  $SW_{60}$  係由開啟狀態切換至關閉狀態，而按鍵單元 60 之輸出端  $OUT_{60}$  則係由電連接於第一電壓  $V_c$  被切換至電連接於第二電壓 GND (亦即按鍵單元 60 之輸出端  $OUT_{60}$  上之輸入訊號由邏輯高電壓  $V_H$  轉變為邏輯低電壓  $V_L$ )，此時，偵測電路 54 會偵測到產生於電容 64 上之負暫態電壓  $V_{ts-}$ ；反之，當按鍵單元 60 (按鍵單元 61 亦同) 於時間  $t_3$  (時間  $t_4$ ) 被鬆開之瞬間，按鍵單元 60 之開關  $SW_{60}$  係由關閉狀態切換至開啟狀態，而按鍵單元 60 之輸出端  $OUT_{60}$  則係由電連接於第二電壓 GND 被切換至電連接於第一電壓  $V_{cc}$  (亦即按鍵單元 60 之輸出端  $OUT_{60}$  上之輸入訊號由邏輯低電壓  $V_L$  轉變為邏輯高電壓  $V_H$ )，此時，偵測電路 54 會偵測到產生於電容 64 上之正暫態電壓  $V_{ts+}$ 。放大器 66 將電容 64、65 上之正暫態電壓  $V_{ts+}$  及負暫態電壓  $V_{ts-}$  放大後並將放大後之正暫態電壓  $V_{ts+}$  及負暫態電壓  $V_{ts-}$  輸入於比較器 68 及 70 之一輸入端。在本發明之較佳實施例中，比較器 68 及 70 分別為一正比較器 68 及一負比較器 70，也就是說，偵測電路 54 會於放大過之正暫態電壓  $V_{ts+}$  高於正比較器 68 之另一較入端上之正參考電壓  $V_{ref+}$ ，或於放大過之負暫態電壓  $V_{ts-}$  低於負比較器 70 之另一較入端上之負參考





##### 五、發明說明 (6)

電壓  $V_{ref}$  時，於或開 72 之輸出端 OUT。輸出控制訊號 CS。

處理器 58 於接收到控制訊號 CS 後，就會控制並列 / 串列轉換暫存器 56 先以並列輸入之方式輸入按鍵模組 52 中所有按鍵單元之輸出端上之輸入訊號後，再以串列輸入之方式逐一輸入該輸入訊號。例如，在接到一控制訊號 CS 之時間  $t$  時，處理器 58 控制並列 / 串列轉換暫存器 56 先以並列輸入之方式輸入按鍵單元 60、61 之輸出端  $OUT_{60}$ 、 $OUT_{61}$  上之輸入資料 (01) 後，再以串列輸入之方式逐一讀取輸入訊號 (01)。又例如，在時間  $t_2$ 、 $t_3$  及  $t$  時，處理器 58 控制並列 / 串列轉換暫存器 56 先以並列輸入之方式輸入輸入資料 (00)、(10) 及 (11) 後，再以串列輸入之方式逐一讀取輸入訊號 (00)、(10) 及 (11)。處理器 58 即可依據這些輸入訊號或這些輸入訊號間之變化執行特定之工作，由於這些為習知技術，所以於此不再贅述。

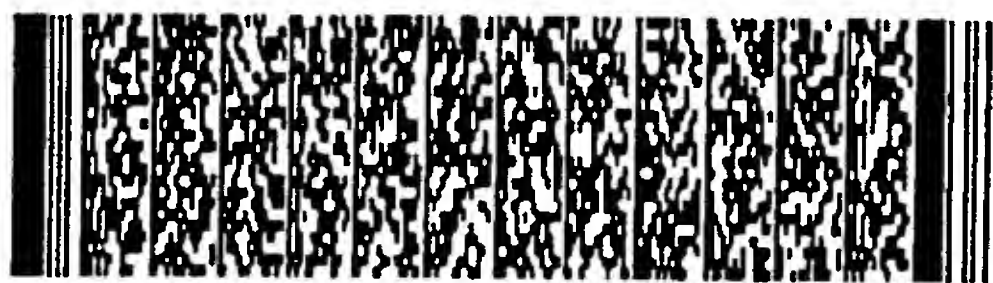
相較於習知技術，本發明之鍵盤係包含一按鍵模組、一偵測電路、一並列 / 串列轉換暫存器及一處理器，該偵測電路可偵測到輸入於該按鍵模組之現行輸入訊號 (current input signal) 及先前輸入訊號 (previous input signal) 間之變化，亦即該偵測電路可偵測到該按鍵模組中任一按鍵單元之下壓或鬆開，而該處理器僅於輸入訊號有變化時輸入該現行輸入訊號。本發明之鍵盤可避免習知技術於任何按鍵單元下壓時 (如圖三中從時間



五、發明說明 (7)

$t_1$ 至  $t_4$ )皆必需不斷地探詢之缺點，以增進處理器之使用效能。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



## 圖式簡單說明

### 圖式之簡單說明

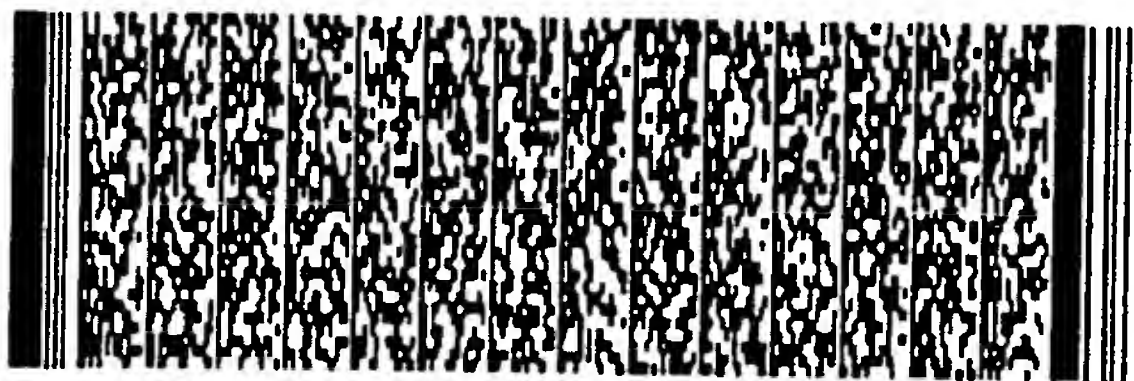
圖一為習知一鍵盤之功能方塊圖。

圖二為本發明之較佳實施例中一鍵盤之功能方塊圖。

圖三為圖二所顯示之中鍵盤中一按鍵模組之按鍵單元被按下及鬆開之瞬間，一偵測電路所偵測到之電容上的暫態電壓  $V_{ts}$  及控制訊號之波形圖。

### 圖式之符號說明

10、50	鍵盤	12、52	按鍵模組
14、58	處理器	54	偵測電路
56	串列/並列轉換暫存器	60、61	按鍵單元
64、65	電容	66	放大器
68	正比較器	70	負比較器
72	或閘		



## 六、申請專利範圍

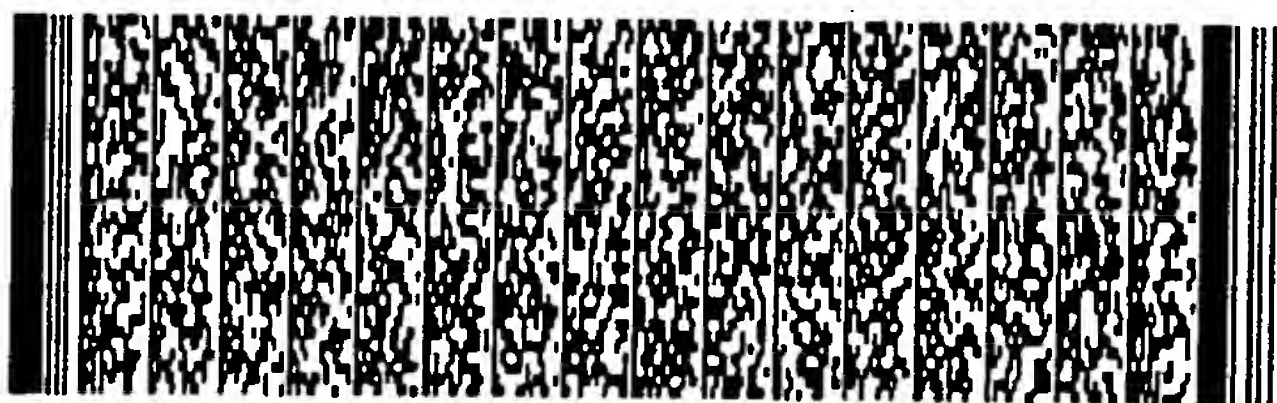
### 1. 一種鍵盤，其包含：

- 一按鍵模組，其包含至少一按鍵單元，該按鍵單元之輸出端可切換電連接至一第一電壓或一第二電壓；
- 一偵測電路，電連接於該按鍵單元之輸出端，用來依據該按鍵單元之輸出端上的電壓由該第一電壓轉變成該第二電壓或由該第二電壓轉變成該第一電壓時產生一控制訊號；
- 一並列/串列轉換暫存器 (parallel/serial register)，電連接於該按鍵模組之輸出端；以及
- 一處理器，電連接於該並列/串列轉換暫存器及該偵測電路，用來依據該控制訊號控制該並列/串列轉換暫存器之運作

2. 如申請專利範圍第 1 項所述之鍵盤，其中該偵測電路包含至少一對應於該鍵盤模組中該按鍵單元之電容。

3. 如申請專利範圍第 2 項所述之鍵盤，其中該偵測電路另包含一放大電路，用來放大該電容上之電壓。

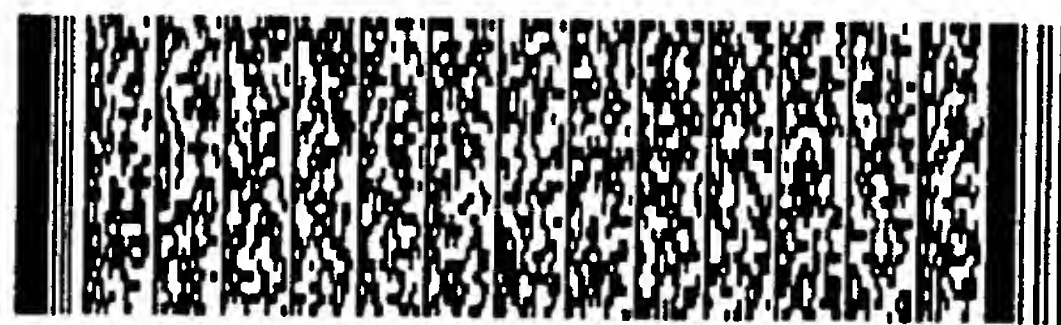
4. 如申請專利範圍第 3 項所述之鍵盤，其中該偵測電路另包含一組比較器，用來比較該放大電路之輸出端上所輸出之電壓是否介於一預定範圍內，並據以產生該控制訊號。



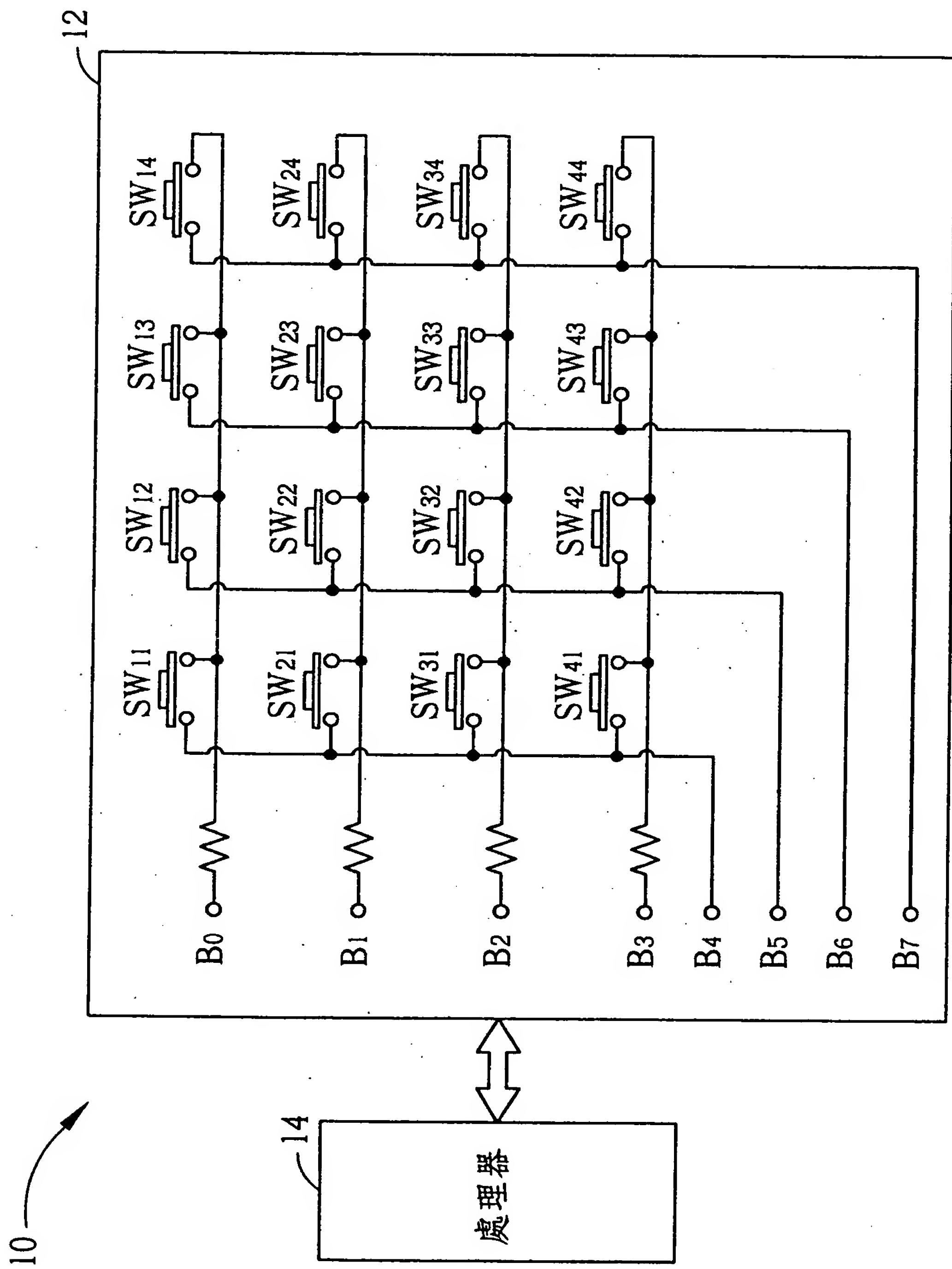
六、申請專利範圍

5.如申請專利範圍第4項所述之鍵盤，其中該組比較器係包含一用來依據該放大電路之輸出端上所輸出之電壓高於一正參考電壓時產生該控制訊號之正比較器、以及一用來依據該放大電路之輸出端上所輸出之電壓低於一負參考電壓時產生該控制訊號之負比較器。

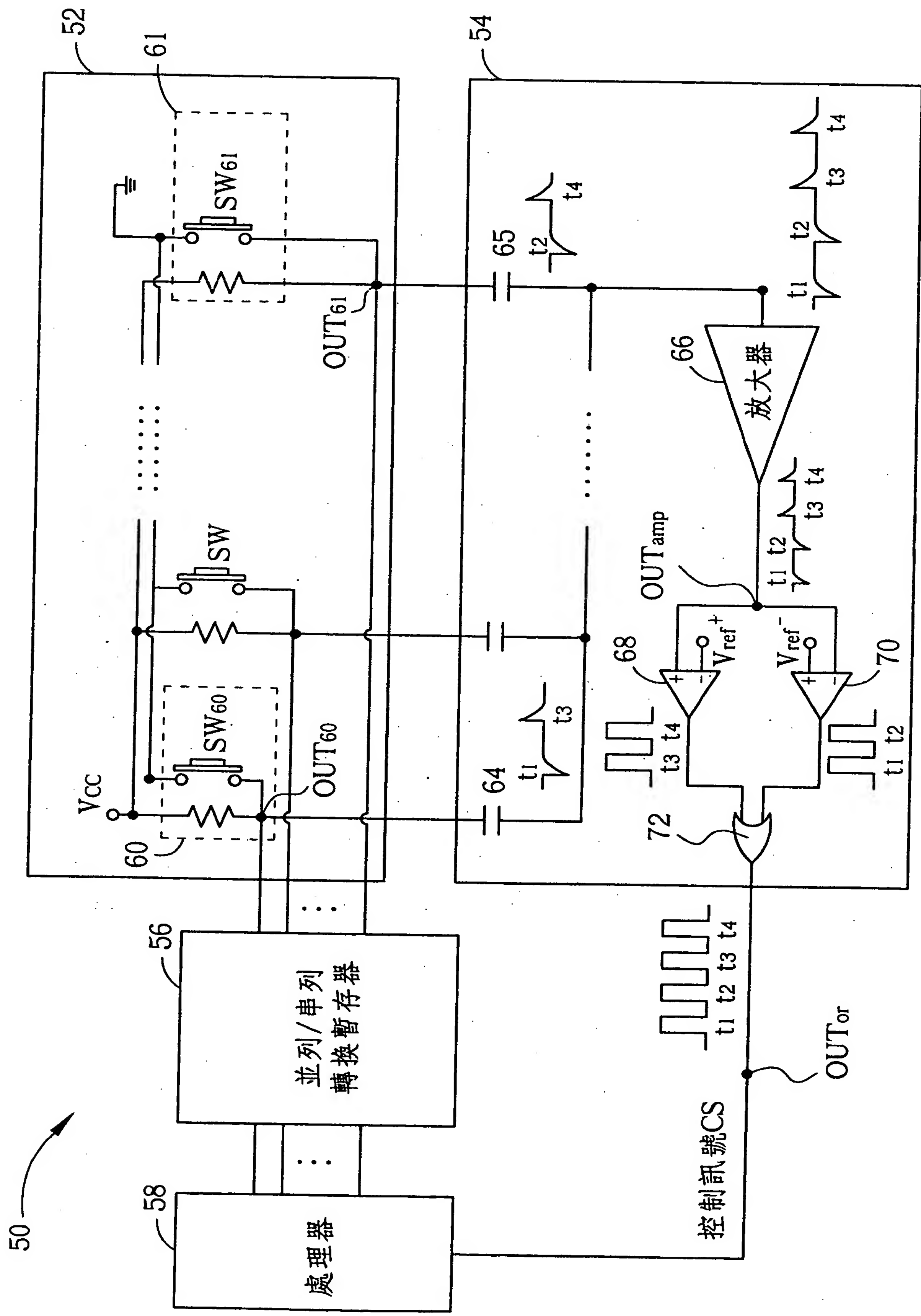
6.如申請專利範圍第4項所述之鍵盤，其中該偵測電路另包含一或閘 (OR gate)，其輸入端係電連接於該組比較器之輸出端，輸出端係用來輸出該控制訊號。



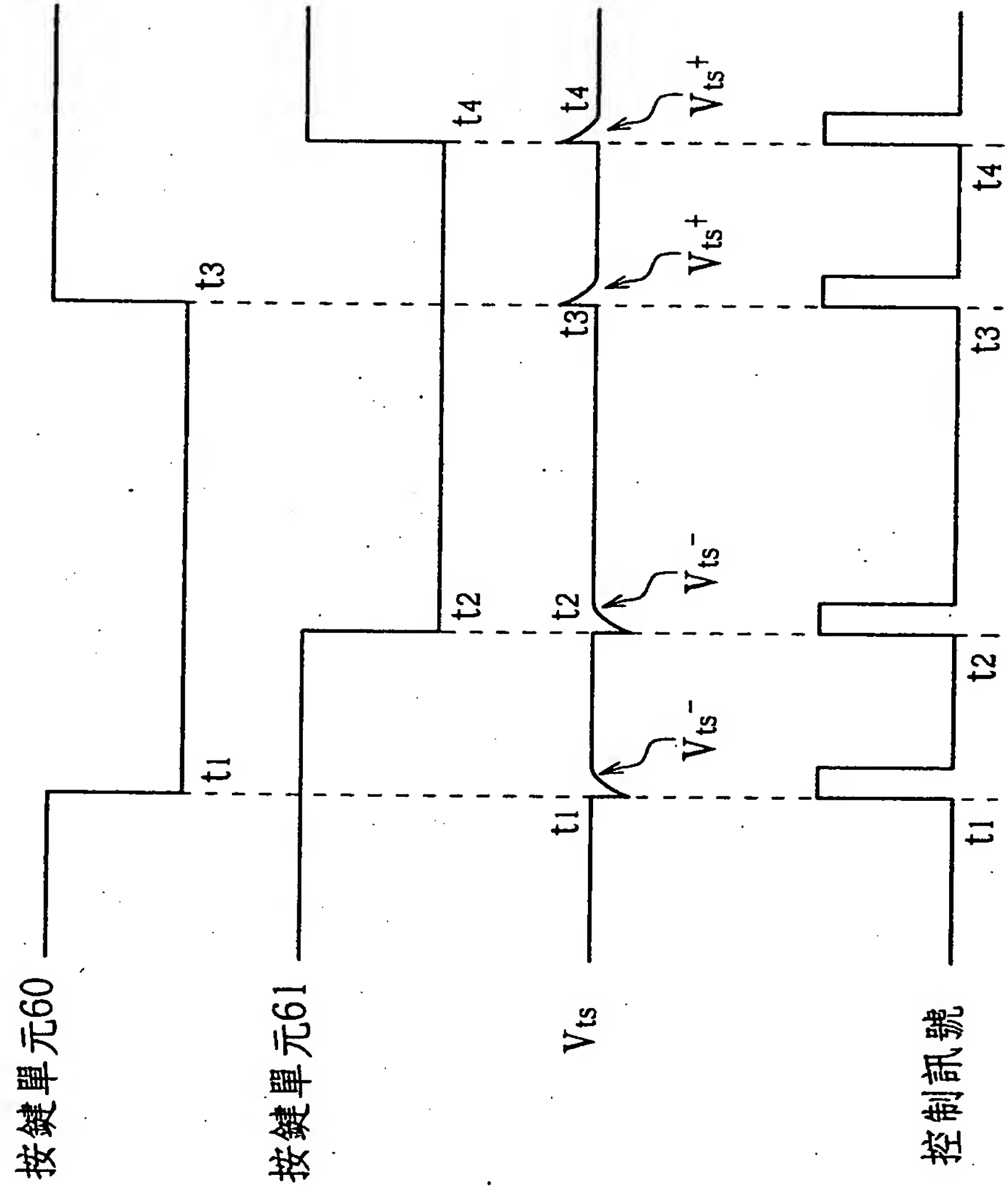




圖一



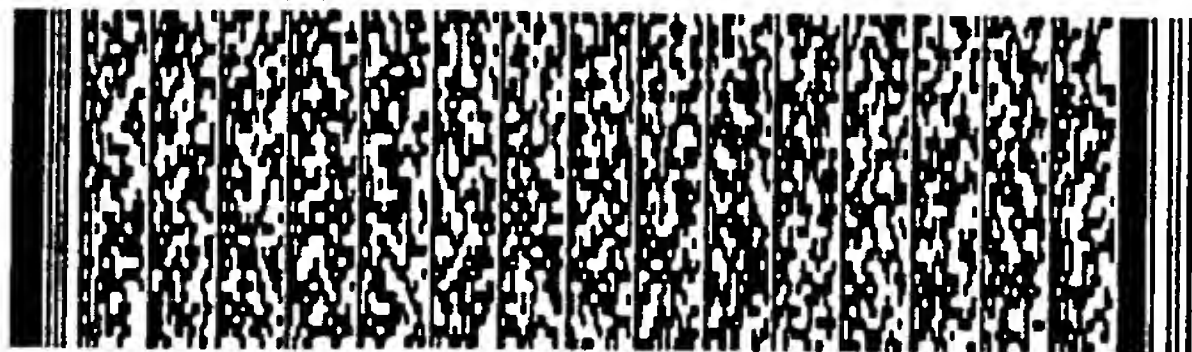
圖二



圖三



第 1/14 頁



第 2/14 頁



第 2/14 頁



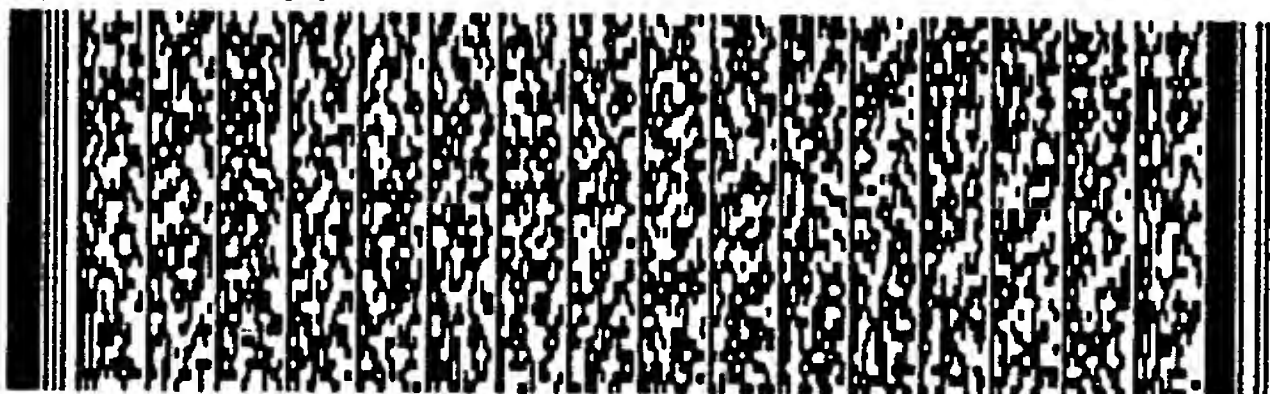
第 3/14 頁



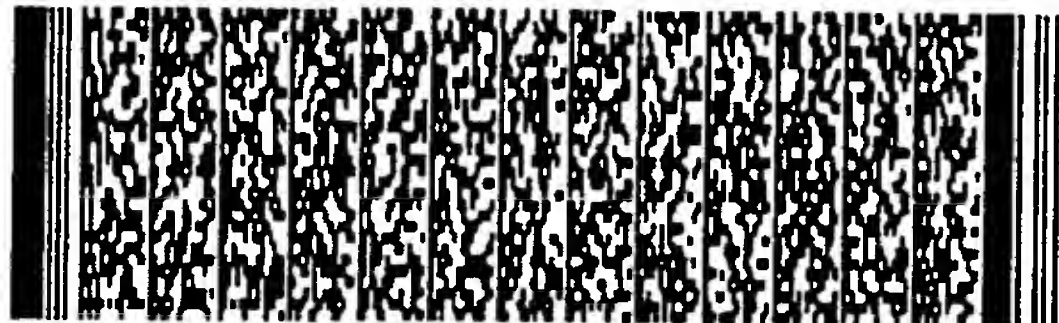
第 4/14 頁



第 5/14 頁



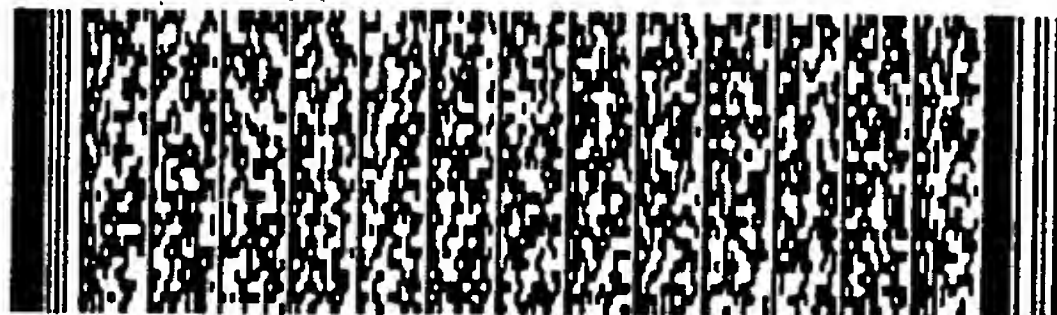
第 6/14 頁



第 6/14 頁



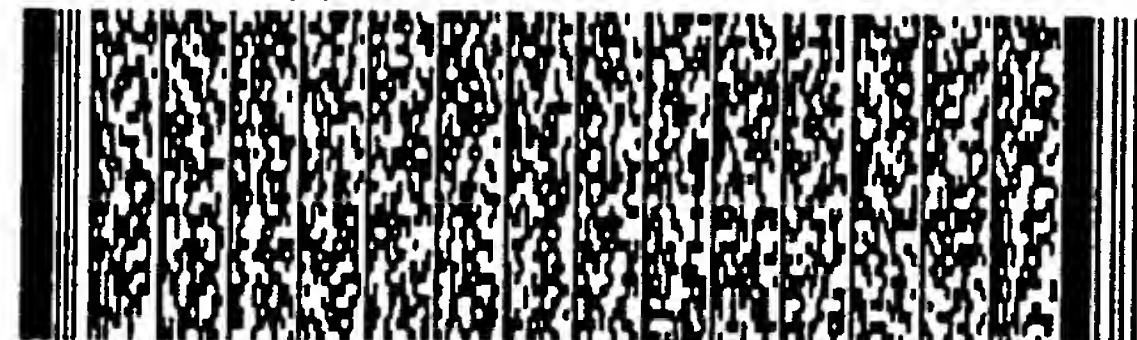
第 7/14 頁



第 7/14 頁



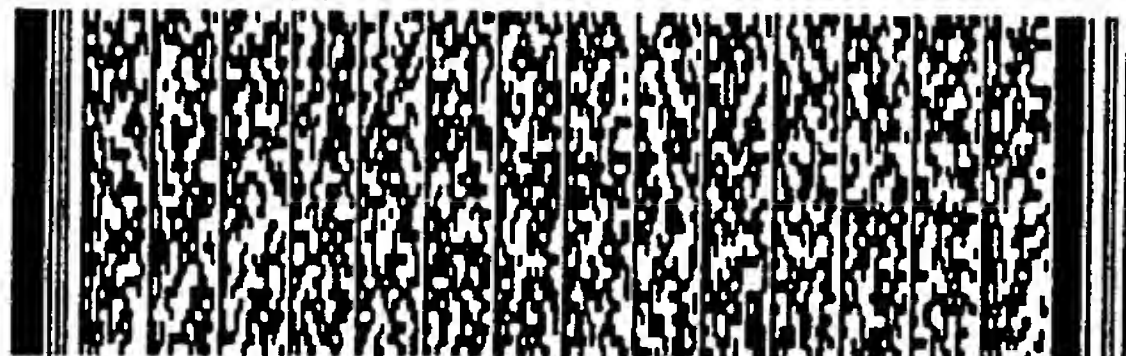
第 8/14 頁



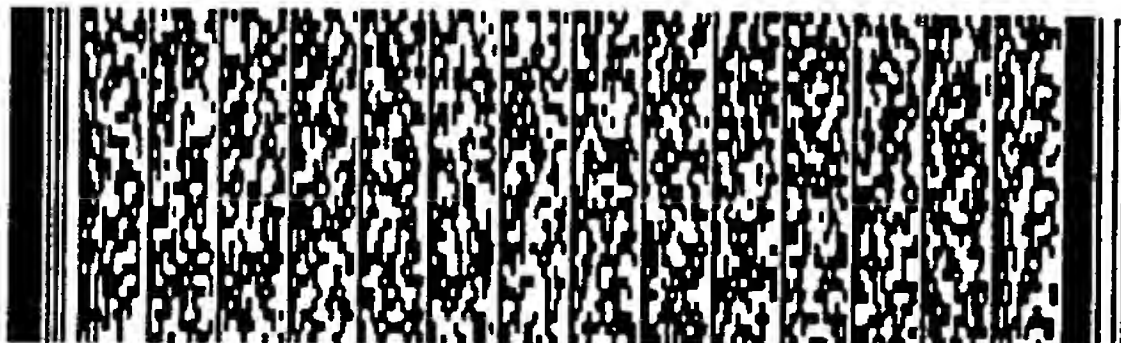
第 8/14 頁



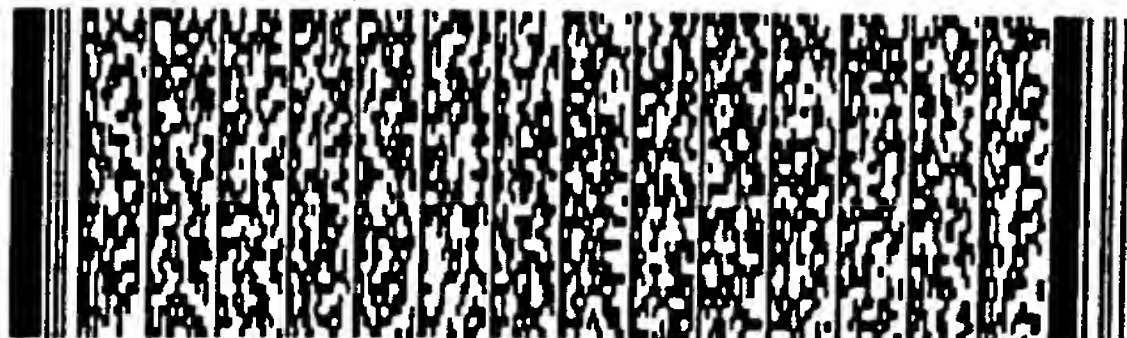
第 9/14 頁



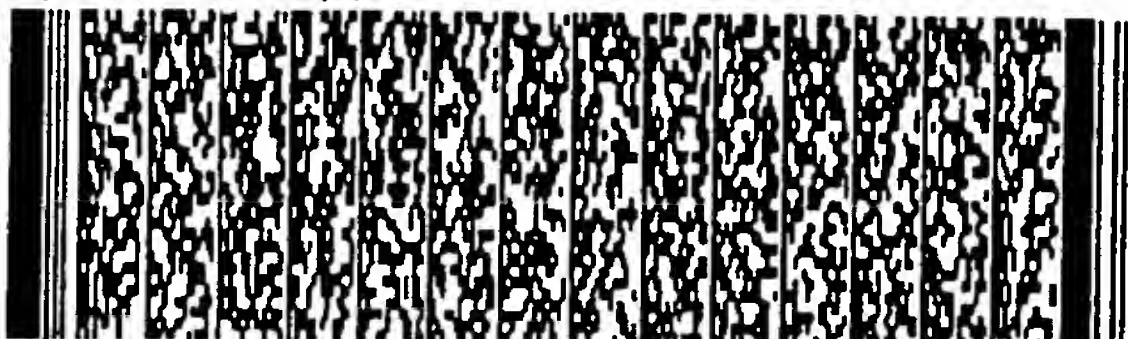
第 9/14 頁



第 10/14 頁



第 10/14 頁

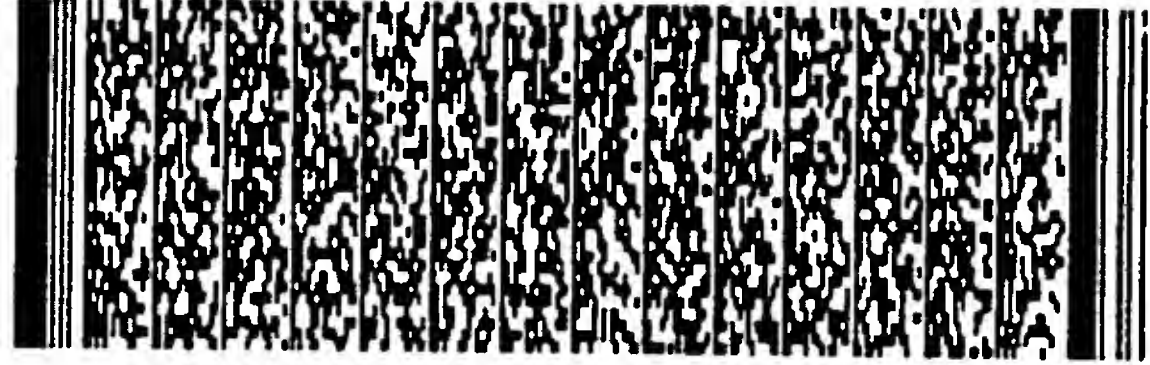




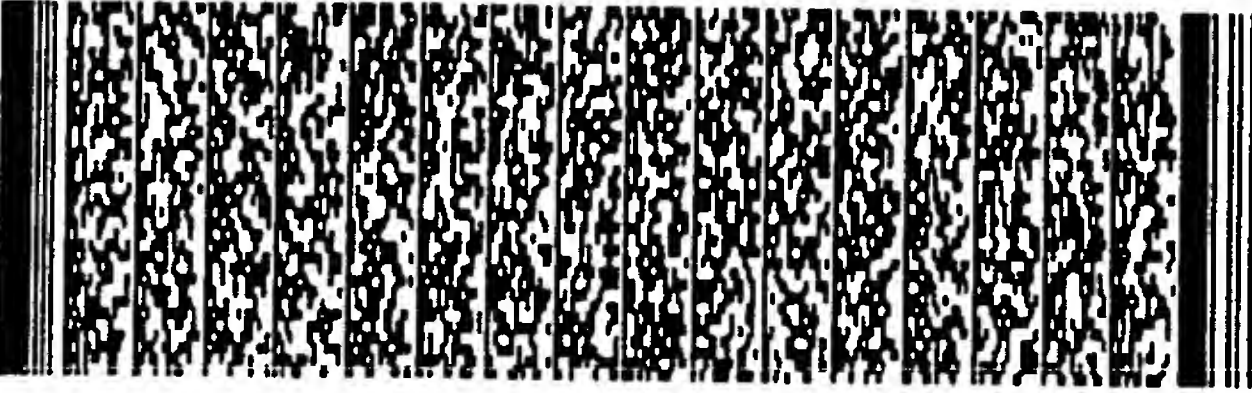
第 11/14 頁



第 12/14 頁



第 13/14 頁



第 14/14 頁

